

Docket No.: SON-2778
(PATENT)

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:
Tetsumasa MEGURO

Application No.: Not Yet Assigned

Group Art Unit: N/A

Filed: July 15, 2003

Examiner: Not Yet Assigned

For: CLOCK SWITCHING CIRCUIT

CLAIM FOR PRIORITY AND SUBMISSION OF DOCUMENTS

MS Patent Application
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sir:

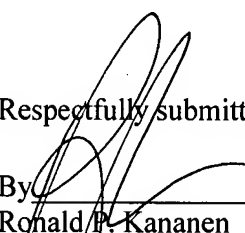
Applicant hereby claims priority under 35 U.S.C. 119 based on the following prior foreign application filed in the following foreign country on the date indicated:

<u>Country</u>	<u>Application No.</u>	<u>Date</u>
Japan	P2002-207210	July 16, 2002

In support of this claim, a certified copy of the said original foreign application is filed herewith.

Dated: July 15, 2003

Respectfully submitted,

By 

Ronald P. Kananen
Registration No.: 24,104
(202) 955-3750
Attorneys for Applicant

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 7月16日

出 願 番 号

Application Number:

特願2002-207210

[ST.10/C]:

[JP2002-207210]

出 願 人

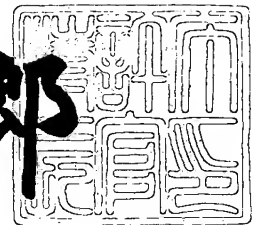
Applicant(s):

ソニー株式会社

2003年 6月 2日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3042403

【書類名】 特許願

【整理番号】 0290201401

【提出日】 平成14年 7月16日

【あて先】 特許庁長官殿

【国際特許分類】 G06F 1/04 301
G06F 1/10

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 目黒 哲正

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代理人】

【識別番号】 100094053

【弁理士】

【氏名又は名称】 佐藤 隆久

【手数料の表示】

【予納台帳番号】 014890

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9707389

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 クロック切り替え回路

【特許請求の範囲】

【請求項 1】

第 1 および第 2 のクロック信号を含む複数のクロック信号を入力し、出力すべき 1 つのクロック信号を前記第 1 のクロック信号から前記第 2 のクロック信号に切り替えるクロック切り替え回路であって、

前記クロック信号、当該クロック信号の選択信号、および許可信号をそれぞれ入力し、前記選択信号と前記許可信号に応じて前記クロック信号の供給と停止を制御する複数のユニット回路と、

複数の前記ユニット回路の出力状態をモニタし、前記第 1 のクロック信号の停止によって複数の前記ユニット回路の全てがクロック信号の出力を停止したときに、前記第 2 のクロック信号の供給を開始することを許可する前記許可信号を複数の前記ユニット回路に付与するフィードバック回路と、

を有しているクロック切り替え回路。

【請求項 2】

複数の前記ユニット回路のそれぞれが、

前記選択信号によって前記第 1 のクロック信号の停止が指示されたときに、前記出力状態のモニタに用いられるモニタ信号について、前記第 1 のクロック信号の供給状態を示す電圧レベルから停止状態を示す電圧レベルに変化させるタイミングを遅延させ、前記選択信号によって前記第 2 のクロック信号の供給開始が指示されたときに、当該第 2 のクロック信号の供給開始動作を、前記許可信号がアクティブとなる時を起点に遅延させる遅延部を、

含む請求項 1 に記載のクロック切り替え回路。

【請求項 3】

複数の前記ユニット回路のそれぞれが、前記遅延部により動作タイミングが制御され、入力した前記クロック信号の出力を停止または開始するクロック出力ゲート部をさらに有し、

前記遅延部および前記クロック出力ゲート部が、入力した前記クロック信号に

同期して動作する

請求項 1 に記載のクロック切り替え回路。

【請求項 4】

複数の前記ユニット回路の全ての出力に接続され、複数の前記ユニット回路から出力される複数の前記クロック信号の何れか 1 つを出力する最終段の出力回路と、

複数の前記ユニット回路のそれぞれにおいて前記選択信号の入力段に設けられ、前記出力回路から出力されるクロック信号に同期して動作し、複数の前記ユニット回路の前記選択信号の位相を揃える複数の同期手段と、

をさらに有する請求項 1 に記載のクロック切り替え回路。

【請求項 5】

前記遅延部が、入力した前記クロック信号に同期して動作し、

複数の前記ユニット回路のそれぞれにおいて前記遅延部の入力段に設けられ、入力した前記クロック信号に同期して動作する同期手段をさらに有している

請求項 1 に記載のクロック切り替え回路。

【請求項 6】

複数の前記ユニット回路の全ての出力に接続され、複数の前記ユニット回路から出力される複数の前記クロック信号の何れか 1 つを出力する最終段の出力回路をさらに有し、

最終段の前記出力回路は、前記許可信号に応じて当該出力回路の出力側ノードを放電する放電手段を具備している

請求項 1 に記載のクロック切り替え回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、複数のクロック信号の中から選択された第 1 のクロック信号を出力しているときに、入力される選択信号に応じて、出力すべきクロック信号を第 1 のクロック信号から第 2 のクロック信号に切り替えるクロック切り替え回路に関する。

【 0 0 0 2 】

【従来の技術】

L S I の消費電力は、L S I を動作させるクロック信号の周波数に比例する。そこで、L S I の負荷が軽いときには、より低い周波数のクロックに切り替える等、L S I の動作状態に応じてクロック周波数を切り替える方法が知られている。

【 0 0 0 3 】

図 8 に、クロックを切り替える方法における、一般的な動作タイミングチャートを示す。

周波数の異なる 2 つのクロック信号 clk_m 、 clk_n のうち一方を選択して L S I に供給するクロック信号 clk_out を生成する。図 8 (A) にクロック信号 clk_m の波形、図 8 (B) にクロック信号 clk_n の波形、図 8 (E) にクロック信号 clk_out の波形を示す。図 8 (C) および図 8 (D) に、クロック信号の選択信号の波形を示す。

選択信号 sel_m が “H” のときにクロック信号 clk_m が、選択信号 sel_n が “H” のときにクロック信号 clk_n が選択される。

クロック信号と選択信号の位相関係によっては、図 8 (E) に示すようにハザード 1 0 0 が発生してしまう。ハザード 1 0 0 が発生すると、L S I が誤動作することがあり、クロック切り替え回路にハザードの発生を防止する技術が必須となる。

【 0 0 0 4 】

特開 2 0 0 1 - 1 7 7 5 1 0 号公報において記載された多相クロック生成回路は、入力データ信号の動作周波数と同一周波数となるように制御される P L L 構成となっている。このため同じ周波数で、位相差が一定で、位相の異なる複数のクロック信号が多相クロック生成回路から出力される。複数のクロック信号に同期した選択信号を生成させ、選択信号を選択制御回路内で複数のクロック信号でラッチさせてから、クロック信号を切り替えるためのセレクタに出力している。また、セレクタでは切り替える 2 つのクロック信号のレベルが合うタイミングでクロック信号の切り替えを行っている。その結果、上記公報に記載の技術におい

て、任意の時刻においてハザードの発生しないクロック信号の切り替えを実現している。

【 0 0 0 5 】

【発明が解決しようとする課題】

ところが、上述した公報に記載された技術において、多相クロック生成回路内に、入力データ信号と同じ周波数の基準クロック信号を発生させる発振器が内蔵されており、この基準クロックを元に周波数が同一で位相が異なる複数のクロック信号を生成している。したがって、上記公報に記載されたクロック信号の切り替え方法は、複数のPLL回路から生成される複数のクロック信号のように周波数および位相が異なる複数のクロック信号に対して適用できない。

【 0 0 0 6 】

本発明の目的は、周波数および位相が異なる複数のクロック信号の中で出力中の第1のクロック信号を、任意に選択された第2のクロック信号に、ハザードの発生を防止しながら切り替えるクロック切り替え回路を新たに提供することにある。

【 0 0 0 7 】

【課題を解決するための手段】

本発明に係るクロック切り替え回路は、上記目的を達成するためのものであり、第1および第2のクロック信号を含む複数のクロック信号を入力し、出力すべき1つのクロック信号を前記第1のクロック信号から前記第2のクロック信号に切り替えるクロック切り替え回路であって、前記クロック信号、当該クロック信号の選択信号、および許可信号をそれぞれ入力し、前記選択信号と前記許可信号に応じて前記クロック信号の供給と停止を制御する複数のユニット回路と、複数の前記ユニット回路の出力状態をモニタし、前記第1のクロック信号の停止によって複数の前記ユニット回路の全てがクロック信号の出力を停止したときに、前記第2のクロック信号の供給を開始することを許可する前記許可信号を複数の前記ユニット回路に付与するフィードバック回路と、を有している。

【 0 0 0 8 】

第1のクロック信号に対応したユニット回路に入力された選択信号に応じて、

当該ユニット回路から第 1 のクロック信号が出力されているとする。このとき第 2 のクロック信号に対応した他のユニット回路からはクロック信号が出力されていない。次に、これら 2 つの選択信号の論理（電圧レベル）が共に逆転して、出力すべきクロック信号が第 1 のクロック信号から第 2 のクロック信号に切り替えることが指示される。第 1 のクロック信号を出力していたユニット回路が第 1 のクロック信号の出力を停止させる。フィードバック回路が第 1 のクロック信号の停止を検出し、許可信号を複数の前記ユニット回路に付与する。第 2 のクロック信号に対応したユニット回路は、許可信号の入力により第 2 のクロック信号の供給を開始する。

【 0 0 0 9 】

【発明の実施の形態】

本発明の実施形態は、複数のクロック信号の中から 1 つを選択するときに、選択されていたクロック信号を停止させ、全てのクロックが停止した状態を経てから、次に選択されるクロック信号の供給を開始することにより、ハザードのない出力クロックを生成するクロック切り替え回路に関する。

【 0 0 1 0 】

〔第 1 の実施形態〕

図 1 は、第 1 の実施形態におけるクロック切り替え回路のブロック図である。

図 1 に図解したクロック切り替え回路は、複数のクロック信号の中から 1 つを選択して出力するクロック選択回路 1 0 を有する。クロック選択回路 1 0 は、入力されるクロック信号数に応じた数の複数のユニット回路 1 0 _ 1 , 1 0 _ 2 , …, 1 0 _ x から構成されている。ユニット回路 1 0 _ 1 にクロック信号 c l k _ 1 と選択信号 s e l _ 1 が入力され、ユニット回路 1 0 _ 2 にクロック信号 c l k _ 2 と選択信号 s e l _ 2 が入力され、ユニット回路 1 0 _ x にクロック信号 c l k _ x と選択信号 s e l _ x が入力される。それぞれのユニット回路は、選択信号がアクティブのときに入力されているクロック信号を出力し、それ以外の場合は、クロック信号の出力を停止させるクロック信号の供給と停止の制御回路である。

入力されるクロック信号 c l k _ 1 , c l k _ 2 , … c l k _ x は 1 つの基準

クロック信号から異なる分周比率にて分周して生成されたクロック信号でも構わない。あるいは、複数の異なるPLL回路や発振器から独立して生成されたクロック信号でも構わない。つまり、クロック信号の位相と周波数が完全に揃っていない場合であってもよい。

1つのクロックが選択されるように、選択信号 sel_1 、 sel_2 、 $\dots sel_x$ のうち1つの選択信号が“H”レベルとなり、その他の選択信号は“L”レベルとなる。

【0011】

ユニット回路 10_1 、 10_2 、 \dots 、 10_x のクロック信号の出力端子全てが、出力回路20の入力に接続されている。図1において、選択後のクロック信号を符号 $ckout_1$ 、 $ckout_2$ 、 \dots 、 $ckout_x$ で表記している。また、出力回路20として、選択後のクロック信号 $ckout_1$ 、 $ckout_2$ 、 \dots 、 $ckout_x$ を入力し、入力信号の論理和として出力クロック信号 $clkout$ を出力するORゲートが設けられている。

【0012】

それぞれのユニット回路に、クロック供給の許可信号 $chen$ の入力端子が設けられている。また、ユニット回路 10_1 、 10_2 、 \dots 、 10_x のクロック信号の出力側に、出力状態のモニタ端子がそれぞれ設けられている。

ユニット回路 10_1 、 10_2 、 \dots 、 10_x の、全てのモニタ端子と全ての許可信号の入力端子との間にフィードバック回路30が設けられている。図1に図解したフィードバック回路30は、NORゲートである。フィードバック回路30は、各ユニット回路 10_1 、 10_2 、 \dots 、 10_x の出力状態のモニタ信号 $cken_1$ 、 $cken_2$ 、 \dots 、 $cken_x$ を入力し、全てのモニタ信号でクロック信号の出力が停止されていることが確認されたときに、前述したクロック供給の許可信号 $chen$ を全てのユニット回路に一括して供給するための回路である。

【0013】

各ユニット回路の構成は同じである。

図2に、ユニット回路の構成を、ユニット回路 10_x で代表して示す。

ユニット回路 10_{-x} は、前述したように、クロック信号 c l k_{-x} と、クロック信号 c l k_{-x} の選択時にアクティブとなる選択信号 s e l_{-x}、および、クロック供給の許可信号 c h e n を入力し、選択後のクロック信号 c k o u t_{-x} と、出力状態のモニタ信号 c k e n_{-x} を出力する。

【 0 0 1 4 】

ユニット回路 10_{-x} は、2つのフリップフロップ 11, 12、ラッチ 13、2つの2入力ORゲート 15, 16、2つの2入力ANDゲート 14, 17から構成されている。

ORゲート 15, 16の一方の入力端子同士が接続されている。ORゲート 16の他方の入力端子にクロック供給の許可信号 c h e n が入力される。ORゲート 16の出力端子がANDゲート 17の一方の入力端子に接続され、ANDゲート 17の他方の入力端子に選択信号 s e l_{-x} が入力される。ANDゲート 17の出力端子がフリップフロップ 11のD端子に接続され、フリップフロップ 11のQ端子がフリップフロップ 12のD端子に接続されている。フリップフロップ 11のQ端子とフリップフロップ 12のD端子との接続点が、ORゲート 15と16の共通接続された一方の入力端子と、ラッチ 13のD端子とに接続されている。フリップフロップ 12のQ端子がORゲート 15の他方の入力端子に接続され、ORゲート 15の出力端子からモニタ信号 c k e n_{-x} が出力される。ラッチ 13のQ端子がANDゲート 14の一方の入力端子に接続されている。フリップフロップ 11と12のクロック入力端子C K、ラッチ 13の反転G端子、および、ANDゲート 14の他方の入力端子に、クロック信号 c l k_{-x} が入力され、ANDゲート 14の出力端子から出力クロック信号 c k o u t_{-x} が出力される。

【 0 0 1 5 】

図2に図解したユニット回路 10_{-x} は、大別すると、制御入力ゲート部 10 a、遅延部 10 b、クロック出力ゲート部 10 cからなる。

制御入力ゲート部 10 a は、クロック供給の許可信号 c h e n および選択信号 s e l_{-x} の入力を制御する部分であり、ORゲート 16とANDゲート 17からなる。

遅延部 1 0 b は、実際のクロック停止をクロック停止指示から少なくとも 1 クロック周期だけ遅延させ、実際のクロック供給開始をクロック供給許可から少なくとも 1 クロック周期だけ遅延させる部分であり、2 つのフリップフロップ 1 1 と 1 2、OR ゲート 1 5 からなる。

クロック出力ゲート部 1 0 c は、ラッチ 1 3 と AND ゲート 1 4 からなる。クロック出力ゲート部 1 0 c において、フリップフロップ 1 1 の出力を許可信号 *enout* として、ラッチ 1 3 と AND ゲート 1 4 によりラッチベースのクロックゲーティングが行われる。

【 0 0 1 6 】

遅延部 1 0 b において、クロック出力状態のモニタ信号 *cken_x* が、OR ゲート 1 5 によって、フリップフロップ 1 1 の出力とフリップフロップ 1 2 の出力との論理和により生成される。ユニット回路 1 0 _ x に入力される選択信号 *sel_x* が選択状態を示すレベルから非選択状態を示すレベルになるとき、クロックゲーティングの許可信号 *enout* であるフリップフロップ 1 1 の出力が “L” になってから、1 クロック周期だけ遅れてモニタ信号 *cken_x* を “L” にする。これにより、クロック信号の停止指示を受けてから実際にクロック信号が停止するまでにおいて、少なくとも最後の 1 周期のクロック信号の持続を保証している。

制御入力ゲート部 1 0 a において、OR ゲート 1 6 によって、クロックゲーティングの許可信号 *enout* であるフリップフロップ 1 1 の出力とクロック供給の許可信号 *chen* との論理和が実行される。さらに、その論理和の結果と選択信号 *sel_x* との論理積が AND ゲート 1 7 によって実行され、これにより、フリップフロップ 1 1 の入力信号が生成される。

【 0 0 1 7 】

ここで、クロック信号 *clk_x* が選択状態にあり、選択信号 *sel_x* が “H”、フリップフロップ 1 1 の入力信号が “H” であるとする。このとき、クロック信号 *clk_x* が選択状態から非選択状態になると、選択信号 *sel_x* が “H” から “L” に遷移して、フリップフロップ 1 1 の入力信号が “L” に変化する。次のクロック信号 *clk_x* の立ち上がりによってフリップフロップ 1 1

が動作し、その出力信号、すなわちクロック出力ゲート部 1 0 c の許可信号 $e n o u t$ が “L” になる。その結果、次のクロック $c l k_x$ の立ち下がりによってクロック出力ゲート部 1 0 c が閉じられ、クロックの供給が停止される。

【 0 0 1 8 】

反対に、最初にクロック信号 $c l k_x$ が非選択状態である場合、選択信号 $s e l_x$ が “L” であることからフリップフロップ 1 1 の入力信号、出力信号がともに “L” である。よって、OR ゲート 1 6 の一方の入力レベルが “L” であり、OR ゲート 1 6 は、クロック供給の許可信号 $c h e n$ が “H” になるまで待機している。選択信号 $s e l_x$ が “H” になり、クロック供給の許可信号 $c h e n$ が “H” になると、フリップフロップ 1 1 の入力信号が “H” に変化する。次のクロック信号 $c l k_x$ の立ち上がりによってフリップフロップ 1 1 が動作し、その出力信号、すなわちクロック出力ゲート部 1 0 c の許可信号 $e n o u t$ が “H” になる。その結果、次のクロック $c l k_x$ の立ち下がりによってクロック出力ゲート部 1 0 c が開けられ、クロックの供給が開始される。

以上より、クロック信号の切り替え時に、クロック信号の停止と開始との間にクロック信号の供給線が “L” レベルで安定する期間が確保される。この期間内にクロック信号の実質的な切り替えが行われるため、ハザードの発生が防止される。

【 0 0 1 9 】

以下、クロック切り替え動作を、タイミングチャートを用いて更に詳細に説明する。

図 3 は、第 1 の実施形態におけるクロック切り替え動作のタイミングチャートである。図 3 においては、第 1 のクロック信号 $c l k_m$ ($1 \leq m \leq x$) から第 2 のクロック信号 $c l k_n$ ($1 \leq n \leq x, n \neq m$) に切り替える動作時の信号波形の変化を示す。

【 0 0 2 0 】

第 1 のクロック信号 $c l k_m$ が選択状態のとき、図 3 (C) のように、選択信号 $s e l_m$ が “H” レベルである。このとき、クロック信号 $c l k_m$ に対応するユニット回路において、フリップフロップ 1 1 の入力信号、出力信号がと

もに“H”、したがってクロック出力ゲート部10cの許可信号enoutが“H”である。これにより、クロック信号clk_mと同じ信号波形が、クロック出力ゲート部10cからクロック信号clkout_mとして、出力回路20から出力クロック信号clkoutとして出力される(図3(H),(J))。

その一方で、第2のクロック信号clk_nの選択信号sel_n(図3(D))を含めた他の全ての選択信号が“L”レベルである。したがって、クロック信号clk_mに対応するユニット回路以外のユニット回路から出力される全てのクロック信号は、図3(I)に示すクロック信号clkout_nのように“L”レベルになっている。

各ユニット回路の出力状態を示すモニタ信号は、図3(E)に示すcken_mが“H”レベル、図3(F)に示すcken_nが“L”レベルであることから、フィードバック回路30から出力されるクロック供給の許可信号chenは、図3(G)のように“L”レベルをとる。

【0021】

時刻T1においてクロック切り替えの要求があり、選択信号sel_mが“H”から“L”に、選択信号sel_nが“L”から“H”に、それぞれレベルが遷移したとする。

このとき、クロック信号clk_mに対応したユニット回路10_mにおいて、ANDゲート17の働きでフリップフロップ11の入力信号が“H”レベルから“L”レベルに遷移する。次のクロックパルスの立ち上がり時刻T2においてフリップフロップ11の出力信号が“L”レベルになる。さらに、次のクロックパルスの立ち下がりタイミングで、クロック出力ゲート部10cが閉じて、以後、クロック信号clk_mの出力が停止される。その結果、図3(H),(J)のようにクロック信号clkout_mおよびclkoutの電圧レベルが“L”に推移し、維持される。

その一方で、クロック信号clk_nの選択信号sel_n(図3(D))が“L”レベルから“H”レベルに推移するが、このときはクロック出力ゲート部10cの許可信号enoutおよびクロック供給の許可信号chen(図3(G))がともに“L”レベルでORゲート16が動作しないためANDゲート17

も動作できない。したがって、クロック出力ゲートの許可信号 e_{nout} がアクティブにならず、図 3 (I) に示すように、この時点でクロック信号 clk_{out_n} がユニット回路 10_n から未だ出力されない。

【 0 0 2 2 】

クロック信号 clk_m の停止が指示されてから 2 クロック周期目になった時刻 T_3 において、フリップフロップ 12 の出力が “L” レベルになり、クロック信号 clk_m の停止が 1 クロック周期遅れて検出される。つまり、図 3 (H) に示すクロック信号 clk_{out_m} の最後の 1 サイクルが経過した後に OR ゲート 15 の出力、即ち出力状態のモニタ信号 $cken_m$ が “L” レベルに遷移する。その結果、フィードバック回路 (NOR ゲート) 30 の入力が全て “L” レベルとなり、その出力信号であるクロック供給の許可信号 $chen$ が、図 3 (G) のように時刻 T_3 を境に “L” レベルから “H” レベルに遷移する。

【 0 0 2 3 】

クロック供給の許可信号 $chen$ が “H” になると、クロック信号 clk_n に対応したユニット回路 10_n において、OR ゲート 16 の出力が “H” レベルになり、フリップフロップ 11 の入力信号が “H” レベルとなる。次のクロック信号 clk_n の立ち上がり時刻 T_4 において、クロック出力ゲート部 10c の許可信号 e_{nout} であるフリップフロップ 11 の出力信号が “H” レベルになる。これにより、図 3 (F), (G) に示すように、OR ゲート 15 から出力されるモニタ信号 $cken_n$ が “H”、クロック供給の許可信号 $chen$ が “L” となる。

【 0 0 2 4 】

クロック信号 clk_n に対応したユニット回路 10_n において、OR ゲート 16 の一方の入力に印加されているクロック供給の許可信号 $chen$ が “L” になる。ところが、クロック出力ゲート部 10c の許可信号 e_{nout} が “H” になっており、許可信号 e_{nout} が OR ゲート 16 の他の入力に印加されている。そのため、フリップフロップ 11 の入力信号および出力信号がともに “H” レベルを維持する。

クロック信号 clk_n の次の立ち下りでクロック出力ゲート部 10c が開い

て、以後、時刻T5を境にクロック信号c l k o u t _ nがユニット回路1 0 _ nから出力される。

【 0 0 2 5 】

以上の結果、出力回路（ORゲート）2 0から出力されるクロック信号c l k o u tにおいて、図3（J）に示すように、それまで選択状態であった第1のクロック信号c l k _ mが時刻T3で完全に停止し、時刻T3からT5までは“L”レベルが維持され、時刻T5から第2のクロック信号c l k _ nが現出する。

【 0 0 2 6 】

本実施形態におけるクロック切り替え方法においては、時刻T1でクロック切り替え指示があったとしても、直ぐにはクロック切り替え動作が行われない。時刻T1のクロック切り替え指示をトリガとして、クロック信号の停止と供給を遅延部1 0 bにより遅延させてクロック出力線の電位を“L”レベルで保障する時刻T3からT5の期間を創出している。

具体的には、時刻T2までクロック信号c l k _ mの停止開始を遅延させ、時刻T3で全てのクロックが停止状態になったことがモニタされて始めて、クロック供給の許可信号c h e nが“H”となる。許可信号c h e nが“H”となると、それまで選択されていたが実際のクロック供給が禁止されていたクロック信号c l k _ nの供給開始が指示される。クロック供給の許可信号c h e nが“H”レベルである期間は、クロック出力ゲート部1 0 cが閉じた非アクティブ状態であり、クロック出力線が必ず“L”レベルで安定している。そのため、クロック切り替え時のハザードは発生しない。また、クロック供給の許可信号c h e nが“L”レベルに遷移しても、その後、1クロック周期の“L”レベルを保証した上で、時刻T5にクロック信号c l k _ nの供給が開始される。そのため、クロック信号c l k _ nの供給期間が実際のクロック切り替え動作期間T3～T4に重なることがない。

【 0 0 2 7 】

第1の実施形態におけるクロック切り替え回路によれば、複数のクロック信号とその選択信号が入力され、選択信号に応じて、出力すべきクロック信号を選択することができる。このため、複数のクロック信号のうち任意に第2のクロック

信号 clk_n を選んで、出力されているクロック信号を第1のクロック信号 clk_m から第2のクロック信号 clk_n に切り替えることができる。このとき、非選択となった第1のクロック信号 clk_m の出力をクロック出力ゲート部10cにより停止させることにより、出力クロック信号線が“L”レベルで安定した状態にてクロック信号の切り替え動作を実行できる。

このとき、クロック出力ゲート部10cの許可信号 $enout$ がアクティブになって、さらに1クロック周期遅れて出力状態のモニタ信号 $cken_m$ を“H”から“L”にレベル遷移させる。このため、非選択となるクロック信号の停止時期を確実に予測することができる。

また、第2のクロック信号 clk_n の供給が、クロック切り替え動作から、少なくとも1クロック周期遅れて開始するため、同時に複数のクロック信号が選択状態になることがない。

以上より、切り替え時にクロック信号のパルスが印加されていることがなく、ハザードが発生しないため、誤動作が有効に防止されている。結果として、LSIの動作を破綻させることなくクロックを切り替えることができ、タスクの種類に応じて必要最小限の周波数のクロックに切り替え、LSI全体の消費電力を低減させることが可能となる。

【0028】

また、第1の実施形態におけるクロック切り替え回路は、個々のクロック信号に対応して同一のユニット回路を複数配置し、ユニット回路の出力状態をモニタする信号 $cken_i$ ($i=1\sim x$) を基にクロック供給の許可信号 $chen$ を生成し、許可信号 $chen$ とクロック信号の選択信号 sel_i からのクロック出力ゲートの許可信号 $enout$ を生成する構成である。このため、クロックの数に合わせてユニット回路の数を変更するだけで容易に設計変更ができ、汎用性が高いクロック切り替え回路とすることができる。

【0029】

[第2の実施形態]

図4は、第2の実施形態におけるクロック切り替え回路のブロック図である。

図4に図解したクロック切り替え回路において、クロック選択回路10のクロ

ック入力側に同期回路 4 0 が設けられている。他の構成は、第 1 の実施形態に関する図 1 と同じである。

【 0 0 3 0 】

同期回路 4 0 は、クロック選択回路 1 0 を構成するユニット回路 $1 0_1 \sim 1 0_x$ ごとに設けられた複数のフリップフロップ 4 1 からなる。フリップフロップ 4 1 の D 端子に選択信号 $sel_1 \sim sel_x$ の何れかが印加され、フリップフロップ 4 1 の Q 端子が、対応するユニット回路内の AND ゲート 1 7 の入力と接続されている。複数のフリップフロップ 4 1 の全てのクロック入力端子 CK が、出力回路 2 0 の出力線に接続されている。これによって、出力クロック信号 $clkout$ に同期して選択信号 $sel_1 \sim sel_x$ がクロック選択回路 1 0 に取り込まれる。

【 0 0 3 1 】

ところで、図 3 (C) の場合に選択信号 sel_m が “H” レベルから “L” レベルに変化するタイミングの僅かなずれ（スキュー）によって、フリップフロップ 1 1 のクロック入力と D 端子への信号入力とが重なることがある。このような場合、メタステーブルが生じ、フリップフロップ 1 1 の出力が不安定になることがある。ここで、メタステーブルとは、例えばクロック信号の周波数が高い場合に、フリップフロップがラッチ状態でも出力レベルが完全にローレベル “L” またはハイレベル “H” にならず、中間レベル “M” になることをいう。メタステーブルが発生すると、フリップフロップ 1 1 の出力が不安定になり、これが誤動作の原因となりかねない。選択信号の同期をとる理由は、選択信号のスキューに起因した誤動作を防止するためである。

【 0 0 3 2 】

第 2 の実施形態では、このようなスキューおよびメタステーブルによる誤動作を防止するため、選択信号の同期用の複数のフリップフロップ 4 1 を設けている。複数のフリップフロップ 4 1 を出力クロック信号 $clkout$ に同期して動作させることにより、選択信号を一旦ラッチし同じタイミングでユニット回路に出力させる。これにより、選択されるクロック信号 $clk_1, clk_2, \dots, clk_x$ の位相がずれていても、また動作周波数が極めて高い場合でも、さら

に、任意の時刻に選択信号がレベル変化しても、クロック切り替え回路の動作の安定性を保証することができる。

【 0 0 3 3 】

[第 3 の実施形態]

図 5 に、第 3 の実施形態におけるユニット回路の構成を、ユニット回路 1 0 __x で代表して示す。

図 5 に図解したユニット回路 1 0 __x において、AND ゲート 1 7 とフリップフロップ 1 1 との間に、新たに他のフリップフロップ 1 8 が接続されている。その他の構成および接続関係は、図 2 に図解した第 1 実施形態におけるユニット回路と同じである。

【 0 0 3 4 】

フリップフロップ 1 8 の役割がメタステーブルおよびスキューによる誤動作防止であるという点で、図 4 におけるフリップフロップ 4 1 と同じである。但し、フリップフロップ 1 8 は、対策を取る対象の信号が異なる点と、AND ゲート 1 7 の後段に接続されている点で、フリップフロップ 4 1 と異なる。

フィードバック回路 3 0 から出力されるクロック供給の許可信号 *ch en* が “L” レベルから “H” レベルに変化するタイミング（図 3（G）、時刻 T 4）のずれ（スキュー）によって、メタステーブルが生じフリップフロップ 1 1 の出力が不安定になり、次に時刻 T 5 で供給されるべきクロック信号 *cl k* __n の供給開始タイミングがずれることがあり得る。

第 3 実施形態においては、このようなスキューおよびメタステーブルによる誤動作を防止するため、クロック供給の許可信号 *ch en* の同期用のフリップフロップ 1 8 をユニット回路ごとに設けている。フリップフロップ 1 8 を入力クロック信号、例えば図 3（B）の *cl k* __n に同期して動作させることにより、許可信号 *ch en* を一旦ラッチし、次段のフリップフロップ 1 1 と同期したタイミングで出力させる。これにより、フィードバック時に信号の位相がずれても、また動作周波数が極めて高い場合でも、クロック切り替え回路の動作の安定性を保証することができる。

なお、第 3 の実施形態における同期手段（フリップフロップ 1 8）の付加と、

第 2 の実施形態における同期手段（フリップフロップ 4 1）の付加とを組み合わせると、さらに動作の安定性が増し、望ましい。

【 0 0 3 5 】

〔第 4 の実施形態〕

上述した第 1 ～第 3 の実施形態では、出力回路として多入力 OR ゲート 2 0 を用い、各ユニット回路からのクロック信号 $ckout_1 \sim ckout_x$ の論理和をとることにより最終の出力クロック信号 $clkout$ を生成していた。

第 4 の実施形態は、最終段の出力回路の代替に関する。

【 0 0 3 6 】

図 6 は、第 4 の実施形態における出力回路の回路図である。

図 6 に図解した出力回路は、トランスミッションゲートを用いたマルチプレクサ 2 1 とバッファ 2 2 とから構成される。マルチプレクサ 2 1 は、それぞれ対応するユニット回路から出力されるクロック信号 $ckout_i$ ($i = 1, 2, \dots, x$) の伝達と遮断を制御するトランスミッションゲート 2 1 a を複数有している。トランスミッションゲート 2 1 a は、ソース同士、ドレイン同士を接続した PMOS トランジスタと NMOS トランジスタからなる。NMOS トランジスタは、それぞれ対応するモニタ信号 $cken_i$ により制御され、PMOS トランジスタは、モニタ信号 $cken_i$ をインバータ 2 1 b で反転した信号により制御される。複数のトランスミッションゲート 2 1 a の出力がバッファ 2 2 の入力に接続され、バッファ 2 2 の出力から出力クロック信号 $ckout$ が取り出される。

図 6 に図解した出力回路は、動作時に、複数のトランスミッションゲート 2 1 a のうち、モニタ信号 $cken_i$ が “H” レベルとなった 1 つのトランスミッションゲートのみオンするので、クロック信号を高速に出力できる利点がある。

【 0 0 3 7 】

図 7 は、第 4 の実施形態における出力回路の他の構成例を示す回路図である。

図 7 に図解した出力回路においては、トランスミッションゲート 2 1 a の出力ノードと接地電位の供給線との間に放電手段 2 3、例えばクロック供給の許可信号 $chen$ によりゲートが制御される NMOS トランジスタを有している。その

他の構成は、図 6 に図解した出力回路と同じである。

【 0 0 3 8 】

クロック切り替え動作時に、全てのトランスミッションゲート 2 1 a がオフするため、その期間のみバッファ 2 2 の入力が高インピーダンスとなる。その期間は限定的で短いため通常は問題とされないと考えられる。但し、短期間とはいえ出力ノードが電氣的にフローティング状態となるのは、余り好ましいことではない。

そこで、図 7 に図解した出力回路では、クロック供給の許可信号 *clock enable* を用いることによって放電手段 2 3 を短時間（図 3 においては、期間 T 3 ～ T 4）だけオンさせるようにしている。これにより、クロック切り替え時にバッファ 2 2 の入力ノードが接地電位に固定され、このノードにノイズが重畳するようなことがないため、出力電位が、より安定する。

【 0 0 3 9 】

【発明の効果】

本発明に係るクロック切り替え回路によれば、第 1 のクロック信号から第 2 のクロック信号に切り替える実際の動作時に、第 1 のクロック信号の出力が停止され、第 2 のクロック信号の供給開始も始まっていないクロックの出力停止期間が確実に確保される。このため、ハザードが生じることがなく誤動作が有効に防止されている。

【図面の簡単な説明】

【図 1】

第 1 の実施形態におけるクロック切り替え回路のブロック図である。

【図 2】

第 1 の実施形態におけるユニット回路の構成を示す回路図である。

【図 3】

第 1 の実施形態におけるクロック切り替え動作のタイミングチャートである。

【図 4】

第 2 の実施形態におけるクロック切り替え回路のブロック図である。

【図 5】

第 3 の実施形態におけるユニット回路の構成を示す回路図である。

【図 6】

第 4 の実施形態における出力回路の回路図である。

【図 7】

第 4 の実施形態における出力回路の他の構成例を示す回路図である。

【図 8】

クロックを切り替える方法における、一般的な動作のタイミングチャートである。
。

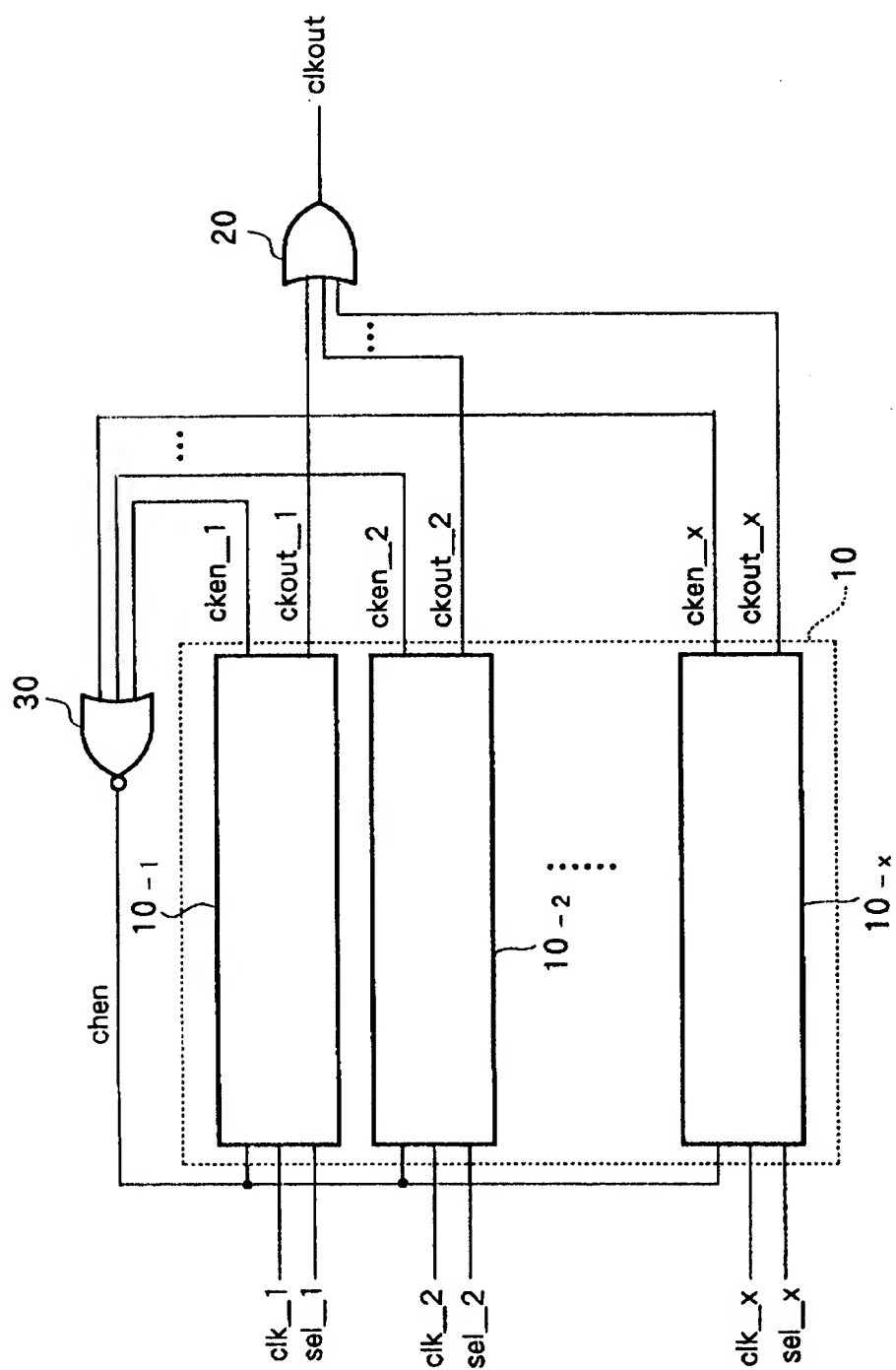
【符号の説明】

1 0 …クロック選択回路、1 0₋₁～1 0_{-n} …ユニット回路、1 0 a …制御入力ゲート部、1 0 b …遅延部、1 0 c …クロック出力ゲート部、1 1, 1 2 …フリップフロップ、1 3 …ラッチ、1 5, 1 6 …ORゲート、1 4, 1 7 …ANDゲート、1 8 …同期手段、2 0 …出力回路、2 1 b …インバータ、2 1 a …トランスミッションゲート、2 1 …マルチプレクサ、2 2 …バッファ、2 3 …放電手段、3 0 …フィードバック回路、4 0 …同期回路、4 1 …同期手段

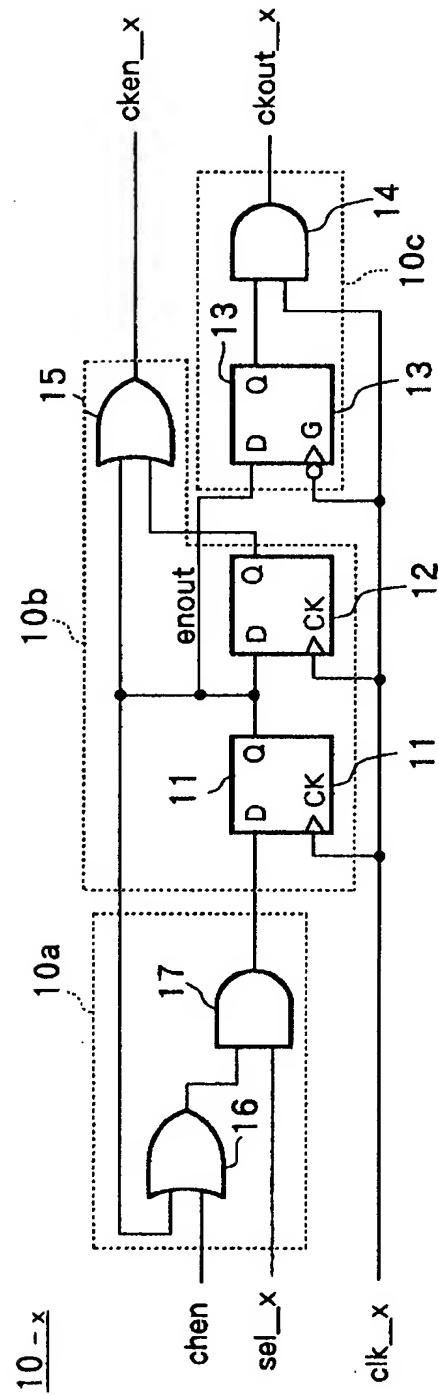
【書類名】

図面

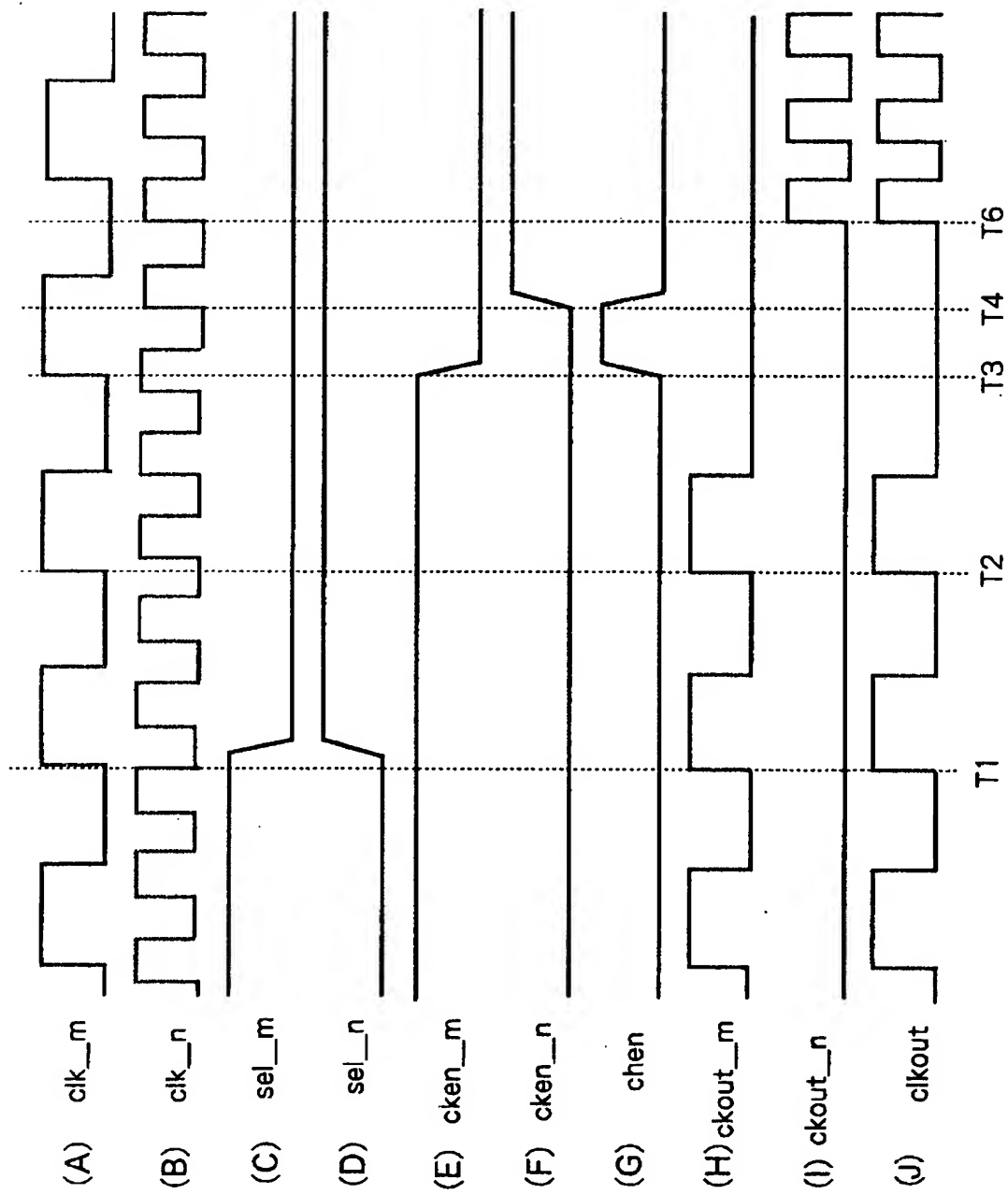
【図 1】



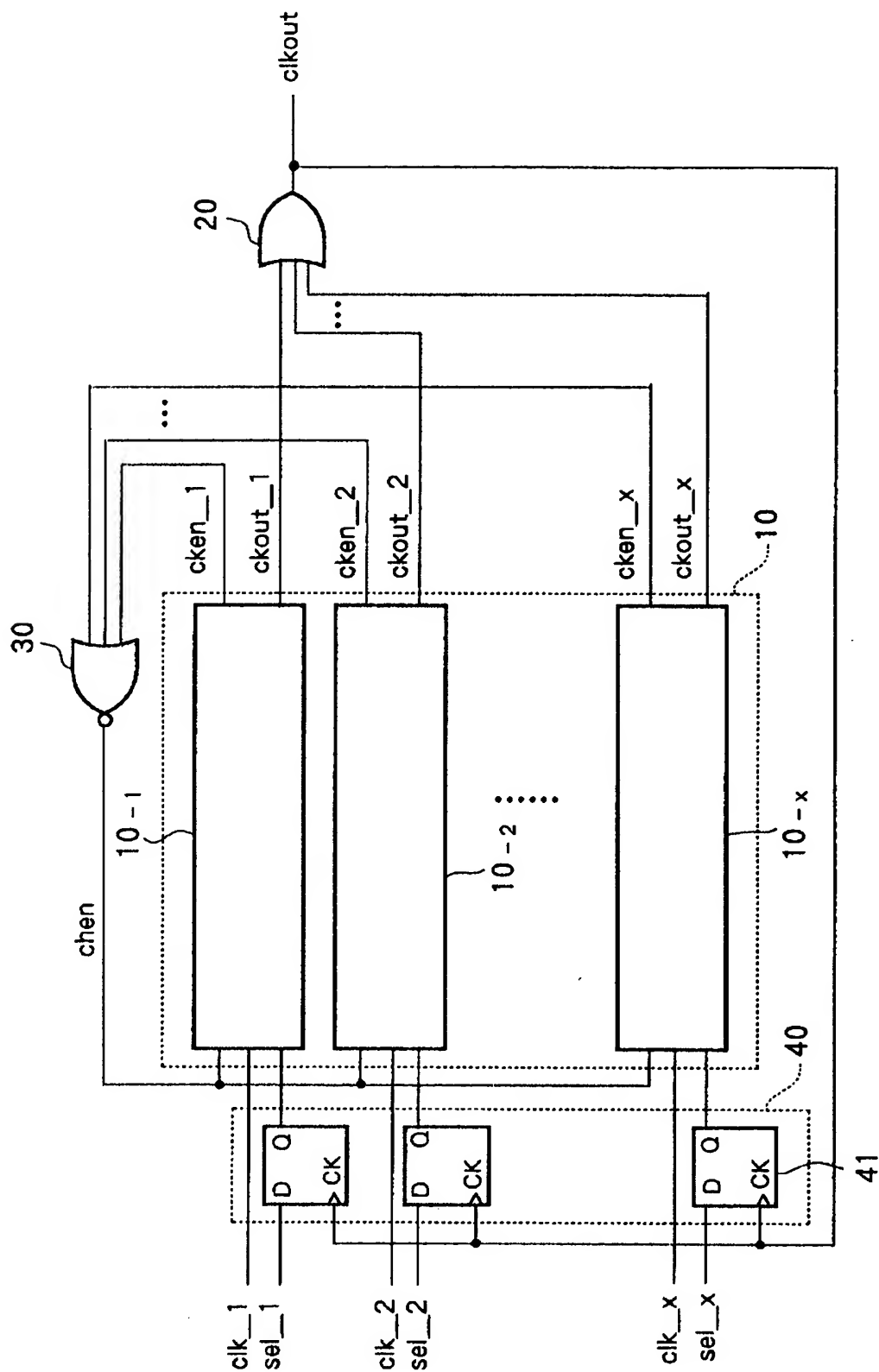
【図 2】



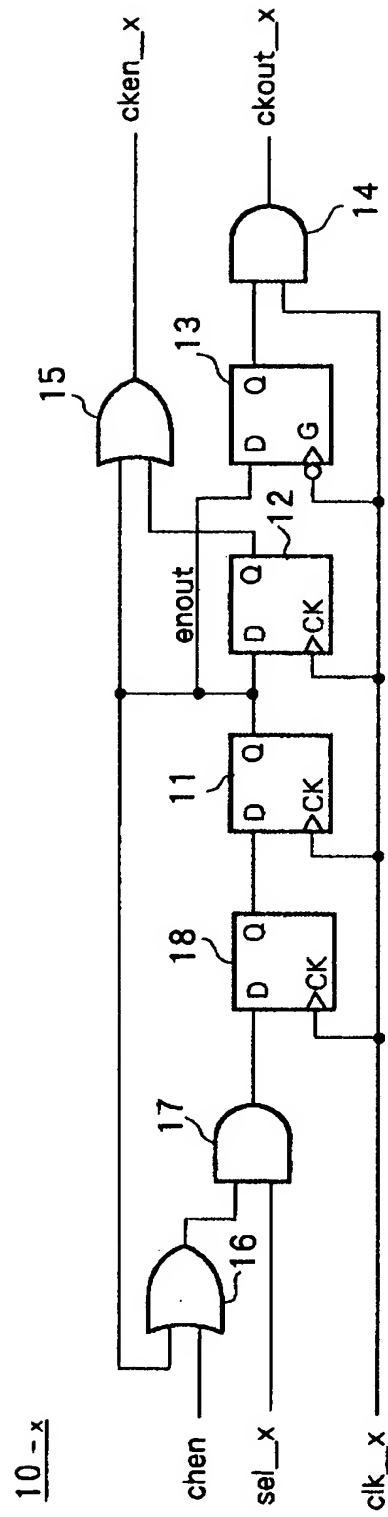
【図 3】



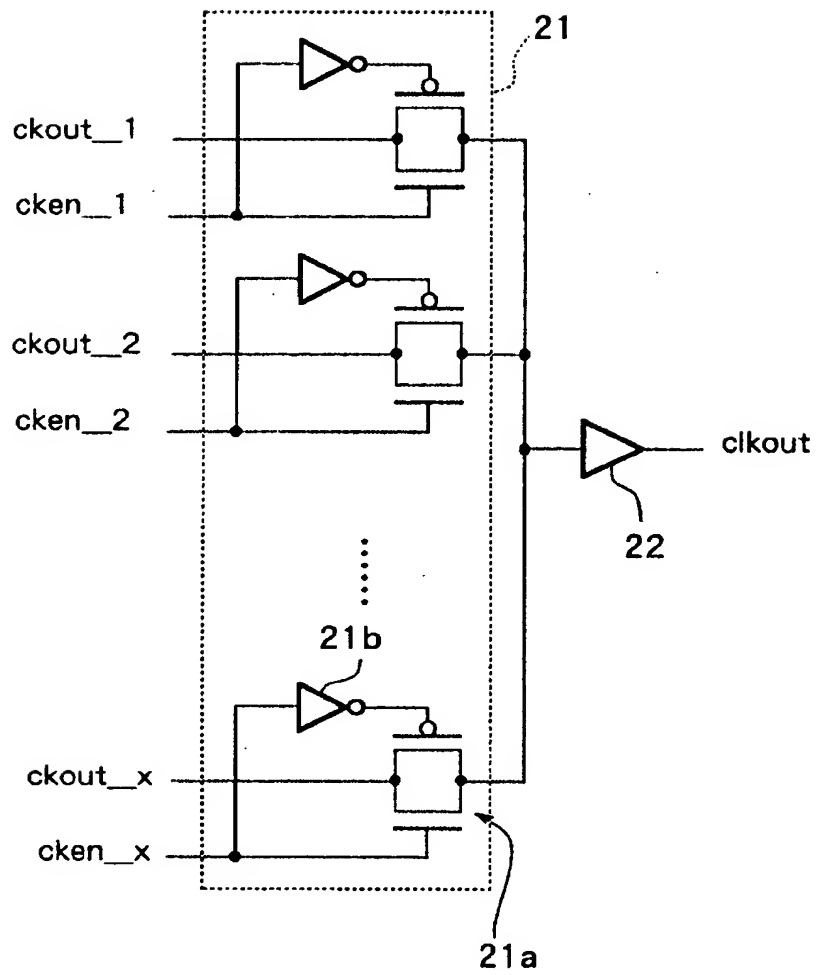
【図 4】



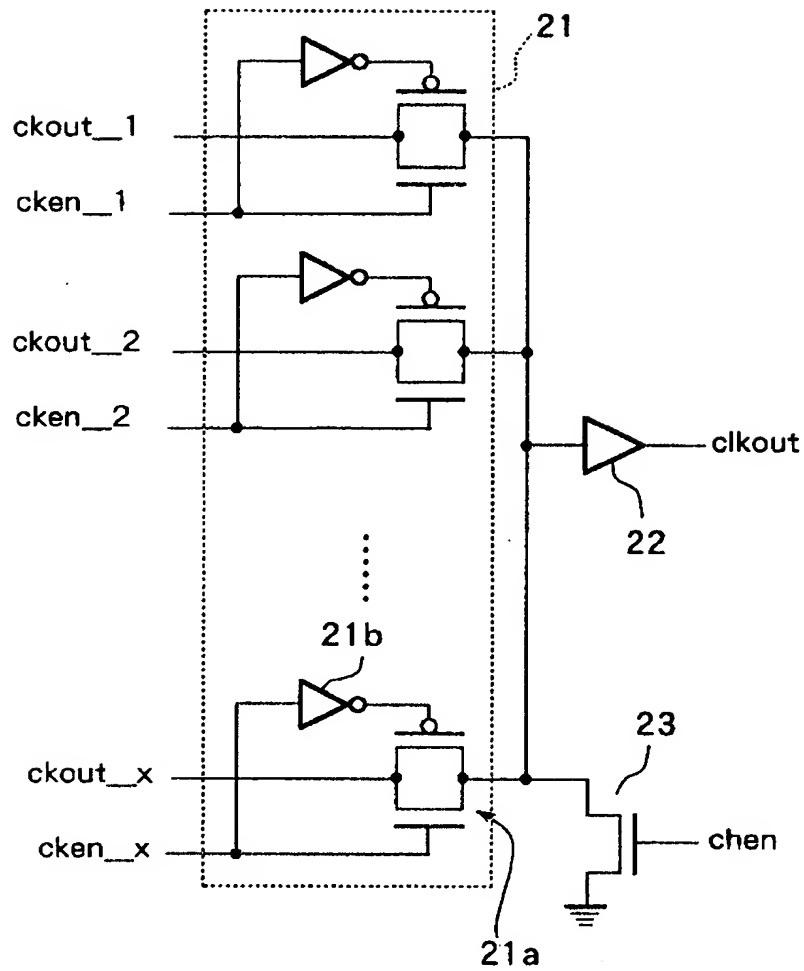
【図 5】



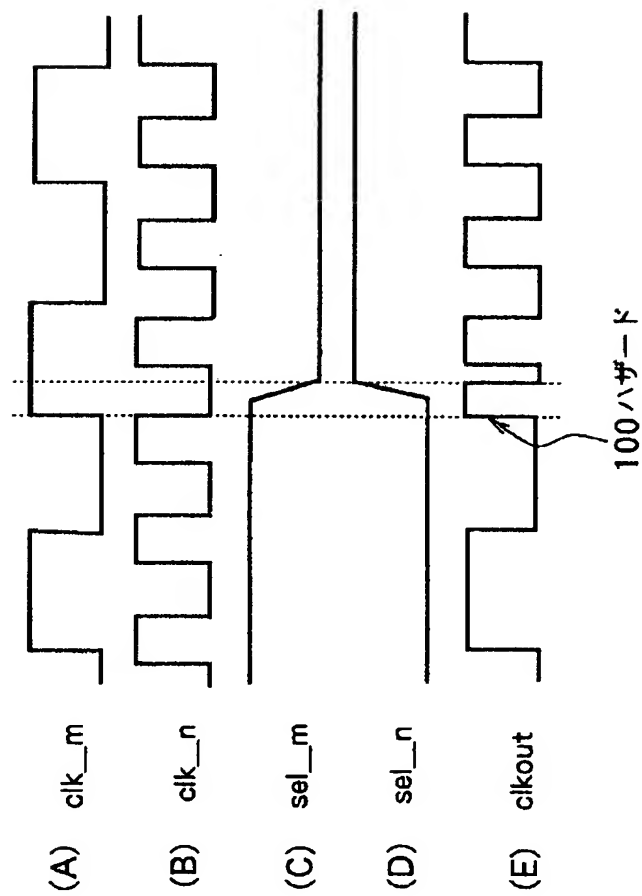
【図 6】



【図 7】



【図 8】



【書類名】 要約書

【要約】

【課題】 周波数および位相が異なる複数のクロック信号において、出力中の第1のクロック信号を任意に選択された第2のクロック信号にハザードの発生を防止しながら切り替える。

【解決手段】 クロック信号 clk_i ($i = 1, 2, \dots, x$)、クロック信号の選択信号 sel_i 、および許可信号 $chen$ をそれぞれ入力し、選択信号と許可信号に応じてクロック信号の供給と停止を制御する複数のユニット回路 $10-1, 10-2, \dots, 10-x$ と、複数のユニット回路の出力状態をモニタし、第1のクロック信号の停止によって複数のユニット回路の全てがクロック信号の出力を停止したときに、第2のクロック信号の供給を開始することを許可する許可信号 $chen$ を複数のユニット回路に付与するフィードバック回路30と、を有している。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 2 1 8 5]

1. 変更年月日	1 9 9 0 年 8 月 3 0 日
[変更理由]	新規登録
住 所	東京都品川区北品川 6 丁目 7 番 3 5 号
氏 名	ソニー株式会社